

ご挨拶

私たちは、お客様のビジネスの成功をサポートする
ワールドワイドのテクノロジー・リーダーです。

メンター・グラフィックスは、電子回路およびシステムの自動設計、解析を処理する最先端ソフトウェアを提供するEDA (Electronic Design Automation) カンパニーとして、1981年に米国オレゴン州に設立され、世界各国において販売、サポート、R&D活動を展開しています。メンター・グラフィックスの製品と最高水準のサービスは、高性能な電子機器を短時間でよりコスト効率よく開発するためのハードウェアやソフトウェアの設計ソリューションを提供すると高い評価を受けており、ユーザの業種も、半導体、家電、通信、自動車、産業オートメーション、医療、航空/宇宙産業など多岐にわたります。

日本では、1983年のメンター・グラフィックス・ジャパン株式会社創立以来、常にお客様の抱えている問題や課題を理解し、最適な解決策を提供することに努めています。エレクトロニクス製品の設計期間や品質に対する要求がますます厳しくなる中、メンター・グラフィックスは、お客様のビジネスの成功をサポートするワールドワイドのテクノロジー・リーダーとして、お客様それぞれの設計ニーズに合った最先端の設計ツールとサービスを提供していきます。



シヨーン・マーフィー

Sean Murphy
メンター・グラフィックス・ジャパン株式会社
プレジデント

メンター・グラフィックスの戦略

Time-to-Marketが厳しく求められる分野や、
設計上の課題解決が困難な分野にフォーカスした技術戦略

EDA業界は、ASICビジネスを中心に成長してきた時代から新たな成長分野を模索する時代に移行しています。こうした潮流に対し、メンター・グラフィックスは、オープンソースを主軸とした組込みソフトウェア、ESL (Electronic System Level) 設計、IC設計および製造、機能検証、プリント基板 (PCB) システム設計および製造、FPGA、シリコンテストおよび歩留り解析、システム・モデリング、ワイヤ・ハーネス、車載ネットワーク設計、熱流体解析および熱抵抗測定などの電子機器設計開発の主軸となる分野に注力し、さまざまな角度からTime-to-Marketが厳しく求められる分野や、設計上の課題解決が困難な分野に対する支援を行っています。

お客様のニーズに基づいたソリューションを提供

メンター・グラフィックスでは、お客様が抱える問題をいち早く理解して早期に解決する体制を整えています。例えば、お客様のエンジニアとメンター・グラフィックスのエンジニアが直接対話する「Engineer to Engineer」を実施しています。必要に応じて各開発拠点のR&Dスタッフを日本に呼び、半年から1年をかけて特定の技術を掘り下げながら、最善の解決策を見出します。

エレクトロニクスのさらなる発展のために、 常に最先端の技術を提供しています。

世界に広がるネットワークを駆使した 製品およびテクノロジー開発

お客様のニーズに応えるために、メンター・グラフィックスは、過去3年間で8億ドル以上の開発費を投入し、自社での研究開発に力を注いでいます。また同時に、優れた技術力のあるテクノロジー・リーダーとの戦略的な合併を行い、より一層のテクノロジー強化を図っています。こうしたM&Aにより、お客様の設計プロセスに付加価値をもたらし、システム設計全体を網羅するソリューションを提供することが可能になりました。メンター・グラフィックスは、確かな戦略の基に、より革新的なテクノロジーと高い実績を持つ製品を提供することで、競争力のある製品開発をバックアップします。

メンター・グラフィックスでは、米国オレゴン州の本社のほか、米国主要都市、日本、ヨーロッパ諸国、アジア太平洋地域において、R&D拠点を含めてグローバルにオフィスを展開しており、全世界で約4,700名の社員が働いています。



本社写真

テクノロジー業界への寄与

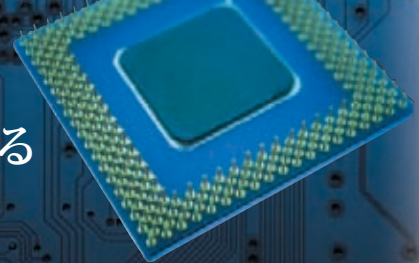
メンター・グラフィックスは業界発展のために 様々な社外活動を行っています。

1981年の創立以来、業界の発展と共に歩んできたメンター・グラフィックスは、自社の成長と同時に業界の活性化も自らの責務と考え、設計ツール、サービスの開発、製造、販売に関して業界内で問題を協議する団体「EDA Consortium」の役員企業として、業界の進展に力を注いでいます。

また、メンター・グラフィックスの技術力は自社ツールの開発のみにとどまらず、業界標準策定活動においても高く評価されています。電気電子に関する国際規格団体「IEEE」、半導体設計のコスト削減や問題解決のための活動を広く行っている「Si2 (Silicon Integration Initiative)」、複数のIP提供元からの整合性の確立を目指した標準化を行っている「VSIA (Virtual Socket Interface Alliance)」、半導体およびエレクトロニクス業界におけるEDAおよび知的財産 (IP) の標準規格の策定および普及推進に努める「Accellera Systems Initiatives」、自動車用ソフトウェアの国際標準化を推進する「AUTOSAR」と「JasPar」、オープンソース開発の車載用インフォテインメント (IVI) の導入を推進する「GENIVI Alliance」などの各技術団体においても中心的な役割を果たしています。

Products

お客様のニーズに応える 幅広い製品展開



コンセプトから検証された

低消費電力RTLまで

開発する製品のコンセプトは対象市場における要求仕様として策定し、アーキテクチャ、アルゴリズム、アプリケーションの開発へと流れます。仕様はモデル駆動型開発ツールであるBridgePoint™により実行し、組み込みソフトウェアやアルゴリズム、ハードウェア実装へと変換されます。また開発フロー全体にわたる要求仕様追跡をReqTracer™により行うことが可能です。

組み込みソフトウェア開発向けソリューションには、製品の顔ともなるユーザ・インタフェース (UI) の開発環境Inflexion® UIが含まれます。またAndroid™などの開発支援ツール群やオープンソースを基とするSourcery™開発ツール群による実行やデバッグ、マルチコアの最適化、SystemCによる仮想プロトタイプとのリンクなど、コストメリットの出せる開発環境が展開できます。

一方、Vista™を用いることでSystemCのハードウェア・モデルと実ソフトウェアとの協調検証、性能解析、消費電力解析を行い、最適なハードウェアのアーキテクチャを得ることができます。この最適化されたハードウェア・モデルからはCalypto Design Systemsの高位合成フローであるCatapult C SynthesisやSLECを用いて、低消費電力を実現するRTLが得られます。またHDL Designer™により既存RTLを再利用し、RTLプラットフォームとの統合を行います。

RTLプラットフォームは、Questa®検証ソリューションやVeloce®アクセラレーションを用いて機能実装の検証が行われます。検証手法にはOVM/UVM検証メソッドロジ、インテリジェント・テストベンチ・オートメーション、フォーマル解析、プロセスアドリブ検証、ローパワー検証、アクセラレータとのコモデリング検証、非同期転送検証、デジアナ混在検証などが含まれます。アサーションや機能カバレッジはテストプランとリンクさせ、さらにすべての検証から得られるカバレッジを統合し、検証マネジメントや実行マネジメント・ツールにより、カバレッジクロージャの時間を二桁も三桁も短縮することが可能です。

IC設計から物理検証、テスト設計および

歩留まり改善まで

カスタムIC設計向けには、Pyxis™プラットフォームによる回路図エントリ、Eldo®によるシミュレーション、制約ベースのカスタム・レイアウトによる統合されたフローを提供しています。各ファウンドリとの強い連携によるデザインキットを用いた効率良い開発が可能です。

ネットリストから配置配線を行うプラットフォームとして、Olympus-SoC™を提供しています。最先端のプロセス・ノードとデザイン規模に対応し、マクロベースの配置、先進のクロックツリー・シンセシス、複数のモードやコーナーを同時に扱えるMCMC最適化技術により大規模な設計に対して最速の実装を実現します。シグナル・インテグリティ解析と修正にもMCMC技術を採用し、最後の100ピコ秒を自動かつ確実にクローズします。

物理検証やDFMに対しては、業界のデファクトスタンダードであるCalibre®製品ファミリを提供しています。物理検証の領域ではナノメタ世代のチェックとしてCalibre nmDRCや統計モデルを用いたCalibre eqDRC、またレイアウトとネットリストの比較を行うCalibre LVSなどを提供しています。これらのチェックはカスタム・レイアウト設計やデジタル配置配線とも統合され、設計と検証の同時処理を実現しています。また多くのファウンドリやICサプライヤに採用されている信頼性のためのERCツールとしてCalibre PERCの採用が広がっています。また製造性設計 (DFM) の領域ではテスト設計に含まれるTessent® Diagnosisと連携して歩留まり解析を行うCalibre YieldAnalyzer、ダブルビアやSmartFillの自動挿入により歩留まり改善を行うCalibre YieldEnhancerを提供しています。

シリコンテストおよび歩留り向上のためのTessentファミリは、ロジックBISTツールであるTessent LogicBIST、また最近の複雑な共有バスをサポートするTessent MemoryBIST、テストの圧縮、伸長メカニズムによりテストのコストを極限まで圧縮するTessent TestKompres®などを提供します。

PCB設計から実装／組立て、

熱流体解析まで

PCB設計フローでは、回路設計、伝送線路プラン、部品選択などを高度に統合したDxDesigner®、レイアウト設計フローであるExpedition® Enterpriseを提供しています。このフローでは制約ベースによる等長配線、ペア配線なども自動化されています。また高速なシリアル・インタフェース設計に欠かせないのが、先進のIBIS/AMIモデルをサポートし、シグナル・インテグリティやパワー・インテグリティ、EMI効果を容易に解析するHyperLynx®です。さらにEMIのチェックとしてQuite™ Expertを用意しています。

PCB設計に必要な部品管理、コスト計算、納期など、サプライチェーンとのリンクが必要な情報は、DMS環境を用いることで、社内基幹システムへの統合、PDM/PLMシステムとの連携が可能になります。

PCB設計から製造や組立へのフローは、以前はGarber渡しが主流でした。しかしPCB設計が複雑化し、製造の国際化が進むにつれ、設計への手戻りをなくしつつ品質を上げるために、現在はODB++というデータベースが標準になっています。vSure™は製造上の要求や制約に依存する項目を設計フェーズにおいてチェックすることができ、ODB++のメリットを最大限に引き出します。

PCBの実装／組立ての工程向けには、Valor® MSS (Manufacturing System Solutions) を提供しています。これはvPlan™、vManage™、vCheck™などの各コンポーネントを単一データベースに統合し、工場における生産の計画策定、進捗管理、設備の稼働／生産実績管理、品質管理、部品の入庫から、生産、検査、修理から組み立て出荷までのトレーサビリティ、生産プロセスの管理、コスト管理などをサポートします。

また熱流体解析ツールとして提供しているFlo THERM[®]は、PCB設計者が装置を含めた周囲の環境から部品にいたるまで、容易に熱解析を行うことができるソリューションです。これを用いることで部品の配置やファンの配置の熱への影響を、プロトタイプを開発する前から行うことが可能です。またメカ設計において3次元モデルから自動的に流体解析を行うFloEFD[™]や、半導体パッケージやLEDに対する熱抵抗、熱容量を非破壊で測定するT3Ster[®]/TERALED[®]なども提供しています。

オートモーティブ・ソリューション

SystemVision[®]は、自動車業界で採用が進んでいるVHDL-AMSモデルに加え、Cモデル、SPICEモデルを活用した、マルチドメイン設計用の解析、検証ソリューションです。ここではSystemVision conneXionと呼ばれるマルチドメインを結ぶバスを介して、SystemCによるSoC、アプリケーション・ソフトウェア、MathworksのMATLAB/Simulink、National InstrumentsのLabVIEW、SysML/UMLを活用したBridgePoint、アプリケーション・ソフトウェア実行環境のSourcery CodeBenchなどを統合でき、車載環境を仮想的にプロトタイプングし、包括的なシステムのシミュレーションを行いながら、各コンポーネントの検証が可能となります。

Volcano[™]ファミリは、AUTOSARベースの車載ネットワーク設計のためのソリューションです。AUTOSAR対応の車載EEアーキテク

チャの設計環境、ハードウェアやソフトウェアのアーキテクチャ定義、ECUのトポロジ定義からソフトウェア/コンポーネントのECUへのマッピングおよび車載通信ネットワークの開発が可能になります。

Capital[®]はますます複雑化する車載ワイヤ・ハーネスの包括的な設計環境で、企画から始まり、設計、解析、製造、保守に至るまでのすべてのデータを一元的に管理し、ワイヤ・ハーネス設計におけるオートメーションを実現します。車両モデルの違いや搭載する電子機器オプションの組合せによる膨大な部品数の構成を、ライフサイクルにわたって管理します。また論理設計と物理配線の設計や解析、検証、ユーザ定義のルールに基づいたデバイスの自動配置、自動配線、部品選定ルーチンによるワイヤ、ケーブル、ターミナルなどハーネス関連の部品の自動BOM作成、主要なMCADやPDMツールとの統合などを実現しています。また保守に向けたサービス・マニュアルの作成を自動化し、単に紙媒体をデジタル化した電子ペーパーではなく、設計データとそれに付随するデータを関連付けたサービス・マニュアル、保守整備業務に適したフォーマットへの変換を実現しています。

Support & Services

顧客満足度の高いコンサルティングや カスタマ・サポートなどを始めとした充実したサービス

カスタマ・サポート

的確かつ迅速に解決策をお伝えすることで、きめ細かなカスタマ・サポートを行っています。その実力は、米国団体Software Support Professional Associationが広く優れたソフトウェアのサポートを行う企業に贈る「Star Award」の過去5回受賞による殿堂入り達成でも裏付けられています。高品質なサポート・サービスを提供しているもう1つの証として、世界中のメンター・グラフィックスのサポートセンターが、SCP（サポートセンター業務）認定を取得しており、日本のサポートセンターも、2004年に日本国内企業として初めてSCP認定を取得しました。



コンサルティング・サービス

該当する設計分野にフォーカスし、顧客の生産性向上に役立つインフラストラクチャならびにメソドロジー・ソリューションを提供します。各コンサルティング・チームは、顧客との共同作業

に対する幅広い経験と高いスキルを兼ね備えた幅広い分野のエキスパート・メンバーによって構成されており、新しい設計、検証およびテスト・パラダイムに移行する際のリスクを軽減します。製品価値を最大限に引き出すための技術支援だけでなく、製品設計とEDAについての豊富な知識と経験、ワールドワイドで活躍するコンサルタントによるグローバルな知見もとに、常に最良のソリューションを提案します。

エデュケーション・サービス

メンター・グラフィックス製品に対するトレーニングを提供しています。トレーニングはすべて専門分野別に系統立てて構成され、入門コースからアドバンスド・コースまでの数十種類のコースを用意しているほか、オンサイトでの定期/随時トレーニングも実施しています。

将来的に高度な技術を持ったエンジニアをより多く育て、エレクトロニクス産業の発展に貢献するために、大学の研究室などに対して、メンター・グラフィックス製品を提供するHigher Education Programも用意しています。

World-wide Innovation

会社概要

メンター・グラフィックス・ジャパン株式会社

Mentor Graphics Japan Co., Ltd.

設立:	1983年3月16日
資本金:	4億8千万円
プレジデント:	ショーン・マーフィー (Sean Murphy)
代表取締役:	本多 裕一
株主:	Mentor Graphics Corporation 100%出資
事業内容:	1) エレクトロニクス製品の自動設計ソフトウェアの販売、開発 2) ソフトウェア製品にかかわるサポート・サービスの提供 3) 設計フロー、電気/電子製品開発、ソフトウェア製品などにかかわるコンサルティング・サービスの提供
URL:	http://www.mentorg.co.jp
本社:	〒140-0001 東京都品川区北品川4丁目7番35号 御殿山ガーデン 大代表 TEL (03) 5488-3001 FAX (03) 5488 3031 営業代表 TEL (03) 5488-3030 FAX (03) 5488 3021
大阪支店:	〒532-0004 大阪府大阪市淀川区西宮原2丁目1番3号 SORA新大阪21 代表 TEL (06) 6399-9521 FAX (06) 6399-9522
名古屋支店:	〒460-0008 愛知県名古屋市中区栄4丁目2番29号 名古屋広小路プレイス 代表 TEL (052) 249-2101 FAX (052) 249-2103
米国本社:	Mentor Graphics Corporation (メンター・グラフィックス・コーポレーション)
所在地:	8005 S.W. Boeckman Rd. Wilsonville, OR 97070-7777, USA
Chairman and CEO:	Walden C. Rhines
設立:	1981年4月2日
従業員数:	約4,700名(全世界)
販売拠点:	アメリカ合衆国、日本、ドイツ、ベルギー、フランス、イギリス、オランダ、スウェーデン、シンガポール、香港、韓国、台湾、その他
URL:	http://www.mentor.com



沿革

1981年 4月	Mentor Graphics Corporation 設立	1996年 1月	Windowsベース回路図エントリ・ツールのプロバイダ CoSoft Ltd. を買収
1982年 11月	初の製品となる「IDEA 100」ワークステーション出荷開始		Microtec Research Inc. を買収、組込みソフトウェア市場に参入
1983年 3月	メンター・グラフィックス・ジャパン株式会社設立 (資本金6千万円)	4月	DqDt Inc. を買収
4月	Mentor Graphics (UK) Ltd. 設立	5月	Meta Systems Inc. を買収、ハードウェア・エミュレーション技術を強化すると共に初の共同開発製品となる「SimExpress」ハードウェア・エミュレータを発表
6月	業界初のインタラクティブ・アナログ・シミュレータ「MSPICE」を発表	6月	WindowsベースPCBレイアウト・ツールのプロバイダ SETO Software GMBH を買収
12月	California Automated Design, Inc. を買収、IC物理レイアウト技術を強化		Royal Digital Centers Inc. を買収、「CAD-to-FAB」プログラムによりPCB製造性設計技術を強化
1984年 1月	メンター・グラフィックス・コーポレーションが米国店頭市場に新規株式公開		相互接続合成技術のパイオニアである Interconnectix Inc. を買収
8月	フランス、イタリア、オランダ、ドイツ、シンガポールに子会社設立	11月	テレコミュニケーション・コアのプロバイダ Systolic Technology Ltd. を買収
9月	Synergy Dataworks, Inc. を買収、Apolloワークステーションおよび自社CAEアプリケーションの性能向上を実現するハードウェア・アドオン製品開発計画を強化	1998年 11月	OPC Technology, Inc. を買収、レイアウト検証を強化
1985年 1月	「Higher Education Program」発足	1999年 12月	VeriBest, Inc. を買収、PCB設計を強化
1986年 4月	メンター・グラフィックス・ジャパン株式会社大阪支店開設	2000年 5月	Escalade Corporation を買収、HDL設計を強化
1987年 7月	Caedent Corporation を買収、欠陥シミュレーション技術を強化	12月	株式会社キャディックスECAD部門を買収、PCB設計を強化
1988年 3月	メンター・グラフィックス・ジャパン株式会社資本金を4億8千万円に増資	2001年 6月	メンター・グラフィックス・ジャパン株式会社、名古屋支店開設
5月	Contour Design Systems, Inc. を買収、アナログコンポーネント・ライブラリおよびモデリング技術を強化	2002年 3月	Accelerated Technology, Inc. を買収、組込みソフトウェアを強化
6月	Tektronix Inc. のCASE部門買収、ソフトウェアの解析、設計、ドキュメント化支援技術を強化		IKOS Systems, Inc. を買収、ハードウェア・エミュレータを強化
1989年 2月	2対1の株式分割を実施	5月	Innoveda, Inc. を買収、PCB設計および組込みソフトウェアを強化
6月	サードパーティによるメンター・グラフィックス環境へのソフトウェア統合を実現する「OpenDoor」パートナー・プログラム発足	2004年 3月	実行可能変換可能統合モデリング言語 (xtUML) ツールのプロバイダ Project Technology, Inc. を買収
7月	Trimeter Technologies Corporation よりデザイン合成技術を買収、同技術を強化	6月	0-In Design Automation, Inc. を買収、機能検証技術を強化
1990年 3月	Silicon Computer Systems Corporation を買収、フル・カスタムIC設計分野へ本格進出	2005年 5月	Volcano Communications Technologies AB (VCT) を買収
1993年 4月	日本語によるサポートを開始	2006年 10月	Summit Design, Inc. を買収
12月	CheckLogic Systems Inc. を買収、シリコンテストおよび歩留り解析技術を強化	2007年 6月	Sierra Design Automation, Inc. を買収、配置配線技術を強化
1994年 9月	Anacad Electrical Engineering Software Ltd. を買収、アナログ・シミュレーション技術を強化	2008年 5月	Ponte Solutions, Inc. を買収、IC設計におけるDFM技術を強化
12月	Model Technology Inc. を買収、Verilogシミュレーション技術を強化	10月	Flomerics Ltd. を買収、熱流体解析分野へ参入
1995年 5月	Axiom Datorer Scandinavian AB を買収、標準化されたマルチベンダ・シンボル・ライブラリおよびシンボル生成技術を強化	2009年 7月	Embedded Alley Solutions, Inc. を買収、組込みLinux技術を強化
	Exemplar Logic Inc. を買収、PLD合成技術を強化	8月	LogicVision, Inc. を買収、シリコンテストおよび歩留り解析技術を強化
10月	スタートアップ企業 Precedence Inc. を買収、シミュレーション・バックプレーン技術を強化	2010年 3月	Valor Computerized Systems, Ltd. を買収、PCB製造技術を強化
12月	合成可能モデルのプロバイダ 3Soft Corporation を買収	12月	CodeSourcery, Inc. を買収、オープンソース・ベース開発ツール群を強化
	シグナル・インテグリティ・モデルのサプライヤ Zeelan Technology Inc. を買収		

Copyright © 2011 Mentor Graphics Corporation. All rights reserved. Mentor GraphicsはMentor Graphics Corporationの登録商標です。

Androidは、Google Inc.の登録商標です。この商標の使用はGoogle Permissionsを条件としています。

登録商標Linuxは、全世界における商標保持者Linus Torvalds氏から排他的ライセンスを受けているLMI (Linux Mark Institute) からの許諾により使用しています。

その他記載されている製品名および会社名は各社の商標または登録商標です。

www.mentorg.co.jp