

ADiTはアナログおよびミックスシグナル・アプリケーションのために開発されたfast-SPICEシミュレータです。

## ADiT – ミックスシグナル回路向けfast-SPICEシミュレータ

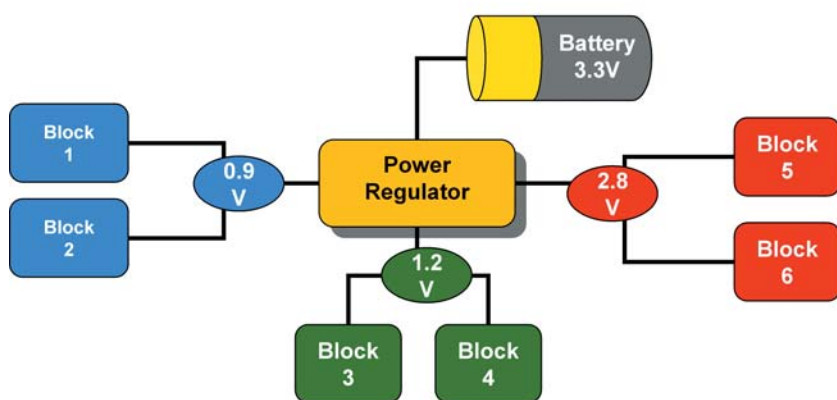
ADiTは、アナログ及びミックスシグナル（AMS）トランジスタレベル・アプリケーションのために開発された高度なfast-SPICEシミュレータです。数百万のトランジスタやデバイスを含む回路に対し、高精度で信頼性の高い結果を従来のSPICEテクニックと比較して10倍から100倍高速に解析します。これまでのいくつかのfast-SPICEシミュレータは比較的メモリ回路やカスタム・ロジックをターゲットとしていましたが、ADiTは特にミックスシグナル回路のために開発されたツールです。AMS対応のパーティション機能を含む独自のアルゴリズムや、電荷保存型解析モデルやテーブル・モデル、ビルトインSPICEソルバー等を備えたADiTは、ほとんどのケースでオプションチューニングを行わずに高精度なシミュレーション結果を実現できます。標準設定のままでも高精度なADiTは、特に回路が複雑でシミュレーション時間が長くなるアナログ及びミックスシグナル・アプリケーションに対して大幅な生産性の向上を可能にします。ADiTは、EldoならびにStar-HSPICE ネットリスト・フォーマットの両方をサポートしており、ADVance MS ミックスシグナル・プラットフォームに統合されています。

## 非理想電源及び内部電源に対する高速且つ高精度なシミュレーション

従来のfast-SPICEシミュレータはDC接続に基づいた分割を行っており、同じDCバス内にある全てのノードがグループ化されます。理想的なVDD、VSS信号であればDC接続ベースの分割を行うことができ、それぞれを個別に解析することができます。しかし、今日のバッテリー駆動などの設計ではVDD、VSSは通常内部電源で制御されており、これらのVDD/VSS信号は理想的なものではありません。通常のfast-SPICEシミュレータが内部電源での設計を上手く扱えないのはこの理由によるものです。しかし、ADiTは独自アルゴリズムによって理想的でない電源を高速かつ高精度にシミュレーションできます。

### 特長：

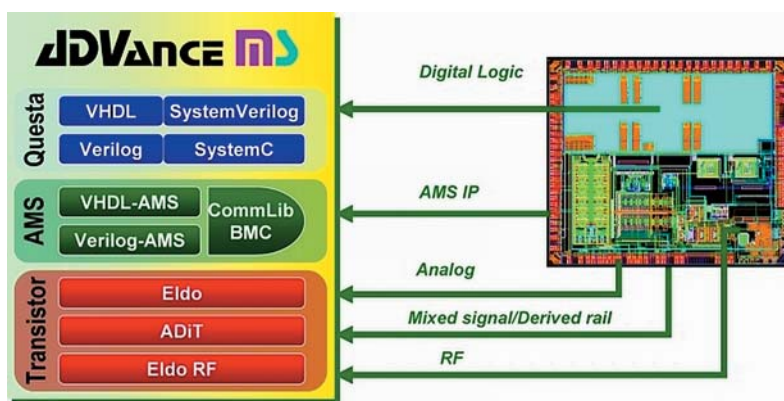
- 従来のSPICEシミュレータと比較して10倍から100倍高速に解析
- 従来のSPICEシミュレーションと比較して誤差3%以内のアナログ精度
- 数百万デバイス規模のネットリストを処理可能なキャパシティ
- Eldo及びStar-HSPICEのネットリスト互換
- 高い精度を必要とする設計には電荷保存型テーブルベースあるいは数式ベースで解析を実行
- 非理想電源、または内部昇圧する複雑な回路に対応した独自のアルゴリズム
- センシティブなフィードバック・ループを維持するスマートなパーティションアルゴリズム
- 非常にセンシティブなアナログ回路に対してはビルトインSPICEソルバーを使用する事も可能
- Eldoでサポートされているデバイスモデルとの互換性
- Calibre xRCで実績のあるTicer RC縮退アルゴリズムにより、ポストレイアウト・シミュレーションを高速かつ高精度に実行
- 過渡解析での消費電力解析をより高精度に実現可能
- UDRMインタフェースを介してユーザー独自のエイジング・モデルをサポートした信頼性（エイジング）シミュレーション
- アナログ・デバイスおよび動作モデルのためにVerilog-AをADiT単体でサポート、またADVance MSと組み合わせる事でHDL-AMSとVerilog-AMSに対応可能
- Hi-Zならびにリーク電流検出
- ADVance MS ミックスシグナル・シミュレータに完全統合



理想的でない電源の設計も独自アルゴリズムによって高速、高精度に処理

### 完成されたAMSシミュレータ：ADVance MS (ADMS) への統合

現在、ほとんどのSoC設計はミックスシグナルのため、フルチップで回路検証を行うには、デジタル回路をVerilogまたはVHDLで、アナログ回路をSPICEでシミュレーションしなくてはなりません。ADiTのADVance MSへの統合により、ミックスシグナル・フルチップ検証向けの最適なプラットフォームが構築されます。ADiTは、アナログ回路シミュレーションのための安定した高精度なfast-SPICEエンジンを提供し、QuestaはデジタルVerilog/VHDLシミュレーションを提供します。ADVance MSプラットフォームはADiTとQuesta間の正確かつ効率的な相互解析を実現します。更に、VHDL-AMSとVerilog-AMS動作言語のサポートによって回路のハイレベルな抽象化が可能になり、早い段階での設計検証とより高速なフルチップ検証が可能になります。ADVance MSはトップダウン、ボトムアップ検証手法のいずれにおいても、デジタル及びアナログ設計フローに対して一貫したシームレスな統合が可能です。



ADiTによるfast-SPICEシミュレーションを備えたADVance MSは、ミックスシグナルSoC設計のための完成された検証ソリューションです。

製品の仕様は予告なく変更されることがありますのでご了承ください。  
Mentor Graphicsは、メンター・グラフィックス・コーポレーションの登録商標です。  
その他記載されている製品名はすべて各社の登録商標または商標です。

- 出力フォーマット
  - JWDB (.wdb) 波形フォーマット
  - FSDB (.fsdb) 波形フォーマット
- サポートされるプラットフォーム
  - SUN Solaris (32ビットならびに64ビット)
  - RedHat Enterprise Linux (32ビットならびに64ビット)

#### 機能：

- 幅広い複雑なアナログ及びミックスシグナル回路 (PLL、ADC、DAC、スイッチドキャパシタ、LNA、DC-DC、SMPS、SERDES、等) に対して従来のSPICEシミュレータの10倍～100倍の速度でシミュレーションを実行
- ADiTは標準オプション設定のままでも現実的な解が得られ、時間のかかるオプション調整が不要  
ミックスシグナル・アプリケーションの生産性を向上
- 既存のEldo及びStar-HSPICEネットリストをサポート、Verilog-A、DSPF、SPF、ベクター入力等に対応
- Cadence Virtuosoカスタム設計プラットフォームへの統合によりADiTはあらゆる設計ステージで簡単に使用可能
- メンター・グラフィックスのハイキャパシティ、ハイパフォーマンスAMS波形アナライザであるEZwaveを使った包括的なポストプロセス解析が可能

## メンター・グラフィックス・ジャパン株式会社

本社 〒140-0001 東京都品川区北品川4丁目7番35号 御殿山ガーデン  
電話 (03) 5488-3030 (営業代表)

大阪支店 〒532-0004 大阪市淀川区西宮原2丁目1番3号 SORA新大阪21  
電話 (06) 6399-9521

名古屋支店 〒460-0008 名古屋市中区栄4丁目2番29号名古屋広小路プレイス  
電話 (052) 249-2101

URL <http://www.mentorg.co.jp>