



Calibre nmLVSは、従来のレイアウト対スキーマティック (LVS) プロセスと比較して2倍から3倍高速です。

Calibre nmLVS - 次世代のLVS検証

市場をリードするLVS物理検証ツールであるCalibre[®] nmLVSは、Calibre nmDRCおよびCalibre xRCと緊密に連携し、製造工程において実証済みのデバイス抽出を、物理検証と寄生抽出に対して提供します。この製品は、ICレイアウトと回路図のデバイスおよび接続を比較する機能により、Calibre IC検証およびサインオフ・ツールセットの重要な構成要素となっています。Calibreの階層処理エンジンを使用したCalibre nmLVSは、IC設計の変更に必要な情報を提供することにより、優れた機能性と信頼性の達成を支援します。Calibre nmLVSは、実際のデバイス・ジオメトリをフルチップで計測し物理パラメータを完全に考慮することにより、高精度な回路検証を可能にします。これらの正確なデバイス・パラメータは元の回路図へバック・アノテーションし、シミュレーション実行のための包括的データとして利用することができます。Calibre xRCとの連携に加えて、サードパーティ製の寄生抽出ツールと組み合わせることも可能です。

Calibreプラットフォームは、専用ツールやフローに制限されることなく既存の設計フレームワーク内で対話的に検証、修正を行うことができるため、繰り返し工程とエラーのデバッグ時間を劇的に削減することができます。この強力で使いやすい統合環境により、セル/ブロックならびにフルチップ検証、寄生抽出に使用可能な統一プラットフォームを設計者に提供します。

設計サイクルの短縮

高度なストレス・パラメータ（特に45nm以下）に対応した抽出機能の向上、電気ルールチェック機能の向上、数分で実行できるようになった比較機能、改良されより使いやすくなったデバッグ環境により、LVS工程全体の時間を短縮します。また、階層設計への対応やハードウェアの並列処理により検証期間の一層の短縮を可能にします。

特長：

- **市場でのリーダーシップ**—Calibre nmLVSは、市場をリードし続けている製品です。実証済みの性能、処理能力、信頼性、デバッグの使いやすさにより、多くのエンジニアおよび管理者に選択されています。
- **クラス最高の精度**—デバイス認識精度は、テープアウトの成功にとって非常に重要です。Calibre nmLVSは、ワールドクラスのシリコン製造に必要な信頼性の高いデバイス認識およびタイムリーな処理を提供します。
- **高速処理**—独自の自動化された階層、ロジック挿入技術により、実質的に無制限の設計規模に対応し、高速処理を実現します。マルチスレッド処理およびネットワーク分散CPU処理機能により、将来にわたってハードウェアを有効活用することができます。
- **柔軟性**—Calibre nmLVSはアナログ/RF設計から数百万ゲートのICまで、精密なデバイス・パラメータ抽出を必要とするあらゆる規模の設計に対応します。
- **信頼性**—数千のユーザに利用されているCalibre nmLVSは、あらゆる運用形態において信頼性と予測性の基準を確立しています。
- **設計のデバッグと使いやすさ**—Calibre nmLVSは設計に含まれる問題を発見し、修正するための直感的で使いやすい統合された設計検証デバッグ環境を提供します。

130nmから45nmまでに対応した完全なLVS検証ソリューション

Calibre nmLVSは、クラス最高のデバイス認識およびパラメータ抽出を、ソース・ネットリスト比較のために提供しています。その強力な使いやすい連携機能により、既存設計フローにCalibre nmLVSを組み込み、Calibreをセル/ブロックおよびフルチップ検証の両方に対応する単一プラットフォームとして使用することが可能です。

最先端の45nmプロセスで設計されている場合、Calibre nmLVSを用いることで、先端プロセス・ノードで正確なモデリングを行う際に必要とされる様々な最新のストレス・パラメータをすべて抽出することが可能です。45nmでは、高度なストレス・パラメータの抽出、DFMチェックの適用、電気的DRCおよびLVSプロセスにおけるトポロジ的DRCを実行することは必須条件です。Calibre nmLVSは、これらの機能を提供することにより、時間とコストの節約を可能にします。

優れたデバイス抽出および解析

アナログ/デジタル・デバイス抽出はどちらも、包括的で高精度なデバイス抽出機能が必要とします。Calibre nmLVSは、自動デバイス認識や標準BSIM3/4およびPSPパラメータによるパラメータ抽出、また必要に応じてユーザ定義による複雑な制約オプションなどを提供しています。どのようなケースにおいても、標準SVRFまたはTCLベースのルールを使用したパラメータ抽出が可能です。Calibre nmLVSが提供する必須測定データについては表をご覧ください。

先端デバイス・パラメータ

トランジスタ・サイズの微細化が進むにつれ、抽出が必要なパラメータの数と複雑性が増大しています。45nm以下のプロセスでは、ファウンドリがそれぞれのプロセスにとって重要なカスタム・パラメータを抽出しています。Calibre nmLVSはユーザ定義の抽出パラメータも作成でき、32nm以下で発生する未知の問題に対しても対応が可能です。従来型のLVSツールには、個々のトランジスタ特性に影響を与える周辺形状の測長機能がありませんでした。Calibre nmLVSは、拡張性のあるデバイス・パラメータ抽出機能を有し、隣接効果を考慮した詳細なネットリスト生成が可能です。その他にも、次世代プロセス・ノードにも十分に対応した機能を備えています。

包括的なデバッグ

デバッグに費やす時間はテープアウトまでの期間に大きく影響しますが、不完全なデバッグは歩留まりの問題につながります。Calibre nmLVSには徹底したデバッグ・スコープおよび解析機能がユーザ・フレンドリな環境に統合されており、あらゆるLVS問題を迅速かつ効果的に発見、修正することができます。SPICEネットリストの完全なクロス・プロービング、ブラウザやネットリスト比較機能、さらにショート・アイソレーションの特定もサポートしています。

グラフィカル環境は使いやすく、設計修正のためのヒントや、ショートなどのジオメトリおよび電氣的違反の位置をレイアウト上で視覚的に特定することができます。ダイナミックな結果表示環境では、DRC実行が完了するまで待つことなく、違反を検出後直ちに修正作業に取りかかることができます。

プログラマブルERC機能

Calibre nmLVSは、Calibre PERC (Programmable Electrical Rule Checker) の利用により、さらに強化することができます。Calibre PERCは、高度なユーザ独自のERCを自動化し、時間がかかりエラーの起こりやすいマニュアルでのチェックを解消します。Calibre PERCは、記述通りに接続されたグループ・デバイスを認識し、回路トポロジに関連づけられたジオメトリ・データを測定するものです。

製品の仕様は予告なく変更されることがありますのでご了承ください。
Mentor Graphicsは、メンター・グラフィックスの登録商標です。
その他記載されている製品名はすべて各社の登録商標または商標です。

プロセス・ノード	必須測定データ
180-150nm	W, L, AS, AD, PD, PS (BSIM3)
130nm	SA, SB (BSIM4/PSP)
90-65nm	SCA, SCB (BSIM4/PSP)
45nm	アクティブ・スペーシング、ポリ・スペーシング、カスタム測定
32nm	FinfetサポートCalibre nmLVSは新規カスタム測定パラメータにも対応可能

Calibre PERCとCalibre nmLVSの併用により、従来のツールでは識別できなかった設計エラーの発見が可能になります。ファウンドリ提供の標準ルールやユーザ独自のカスタム・ルールなど、複数の電氣的ルールチェックを個別、または組み合わせて実行できます。Calibre PERCは、各種電氣的ルールチェックを、セル/ブロック/フルチップ検証のための統合Calibreプラットフォームの一部として設計フローに組み込むことができます。この機能は今日現在、Calibre PERC以外の他ツールからは提供されていません。

完全にスケーラブルなソリューション

Calibre nmLVSは、設計階層の活用、またローカルおよびリモート・マシンのスケーラブルな利用により、リソースの最大化、検証完了までの期間の最小化を可能にします。

階層設計手法

Calibre nmLVSは、繰り返しのあるデバイス・パターンや共通デバイス・パターンを自動的にスキャンするロジック挿入技術を用い、IC検証のTATを短縮します。設計に含まれる階層の繰り返しを認識することにより、繰り返されたデバイスを簡略化し、比較プロセスにおいて階層のレベルを「挿入」します。

効率的なリソース使用

Calibre nmLVSは、MT、MTFlex、Hyperscalingにも対応し、ハードウェアとソフトウェアのリソース使用を最大化します。これらの各種テクノロジーにより、ハードウェアの効率的で効果的な利用を可能にし、拡大に対応できることはCalibreプラットフォームの数多くある利点の1つです。

Calibre: ゴールデン・スタンダード

Calibre nmLVSの優位性は、多数のファウンドリおよびIDMがCalibreのデバイス抽出、比較、デバッグ技術をかつてない規模でサポートしていることによっても証明済みです。これらのファウンドリおよびIDMによるCalibreルールの直接サポートは、様々なプロセス・ノードを包括的にカバーし、初回シリコン成功を保証する各種ルールを提供します。半導体メーカーとの強力な関係によりバックアップされたメンター・グラフィックスのCalibreテクノロジーは、リスクを最小限に抑えた選択肢といえます。

サポート・プラットフォーム

32および64ビットRed Hat Linux, SUN Solaris

メンター・グラフィックス・ジャパン株式会社 

本社 〒140-0001 東京都品川区北品川4丁目7番35号 御殿山ガーデン

電話 (03) 5488-3030 (営業代表)

大阪支店 〒532-0004 大阪市淀川区西宮原2丁目1番3号 SORA 新大阪21

電話 (06) 6399-9521

名古屋支店 〒460-0008 名古屋市中区栄4丁目2番29号名古屋広小路ブレイス

電話 (052) 249-2101

URL <http://www.mentorg.co.jp>

09/07-R1-PDF-WP