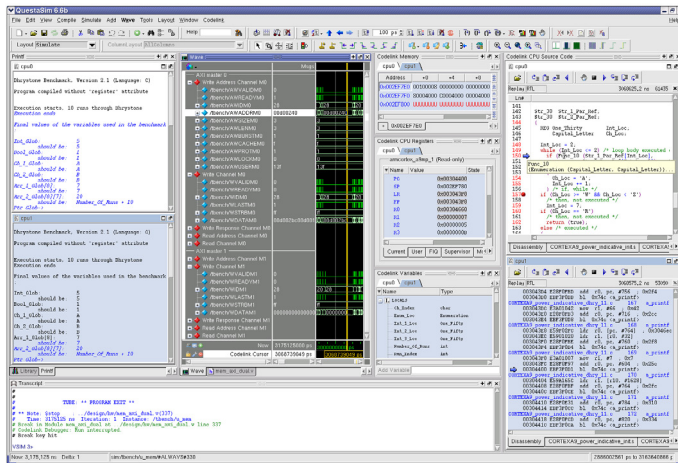


Questa Codelink



Questa Codelink はプロセッサのデバッグにおける完全な可視性を提供し、より効率的な SoC デバッグと検証を支援します。

概要

今日の SoC プロジェクトの多くには組込みプロセッサが含まれ、組込みソフトウェアおよびハードウェアを正しく動作させることも主要課題の 1 つです。しかし組込みソフトウェアとハードウェアの統合を HDL シミュレータで行うことは、SoC 内のプロセッサに対する可視性が欠けているために難しい作業となっています。既存の HDL 検証環境では、HDL ソースコードやハードウェア波形の可視化をサポートしていますが、組込みソフトウェアやプロセッサのステートに対しては同様の機能がありません。Questa® Codelink® は、設計に含まれるプロセッサまたはマルチコアへの可視性を用いて、ハードウェア検証エンジニアのデバッグ生産性向上、プロジェクトの品質向上とリスクの削減を図ります。

Questa Codelink は、SoC 設計内で動作中の ARM、MIPS、PowerPC プロセッサに対する完全な可視性を、HDL 論理シミュレータを使って提供します。RTL または DSM (Design Simulation Model) レベルでモデル化されたプロセッサの動作を観測できる機能豊富なデバッグ環境です。設計、プロセッサモデル、組込みソフトウェアのいずれに対しても、Questa Codelink は変更を必要とせず、シミュレーション結果にも何ら影響しません。シミュレーション実行時間へのオーバーヘッドは 1% です。IP ベンダから支給されたプロセッサモデルを使用するため、シミュレーションのサイクル精度は 100% です。また、ライブ/リプレイという 2 つのモードがサポートされています。ライブモードでは、HDL シミュレーション実行中にプロセッサと組込みソフトウェアの可視性と制御が得られます。リプレイモードでは、プロセッサの実行トレースデータ・ファイルを読み取り、ポスト・シミュレーションの設計デバッグを行うことができます。どちらのモードでもソフトウェア・コードとハードウェア波形は完全に同期化されます。

ハードウェア欠陥診断

HDL 論理シミュレータは組込み CPU のデバッグを意図して設計されたものではありません。完全なプロセッサモデルのデバッグ機能がまったく使えない状態でのデバッグは困難な作業です。プロセッサの設計シミュレーション・モデルは、命令トレース・ファイル (EIS Executed Instruction Stream、Tarmac - Trace ARMAccesses、MIPS - trace など) を提供します。これには致命的なエラーのリストが含まれますが、プロセッサのピンを観測しても何クロックサイクルもの間、波形に動きは現れません。これら 2 つの別々のシミュレーション出力のみに頼った作業は面倒です。

特長:

- ARM、MIPS、PowerPC プロセッサのデバッグ時の可視性を HDL 論理シミュレーション内で提供
- マルチコア・サポート
- ソースまたはアセンブリ・コードを前後にステップ実行可能
- ソース/アセンブリ/メモリ/変数/レジスタ/コールスタックの各ビュー
- SW デバッグ・ウィンドウ上で 4 値論理 (0、1、U、X) を表示
- ライブ/リプレイモードによる対話型ポスト・シミュレーション・デバッグ
- ソフトウェア・ソースコードとハードウェア波形の完全同期
- ソフトウェア/ハードウェアを変更せずに既存のサインオフ・プロセッサモデルを使用可能
- シミュレーション結果に全く影響を与えず、100% のサイクル精度を提供

利点:

- プロセッサを使ったテストのデバッグ時間を大幅に短縮
- 終夜実行したバッチ・シミュレーションを数秒でリプレイ
- マルチコア同期エラーのデバッグ

Questa Codelink は、ARM、MIPS、PowerPC のサインオフ・プロセッサモデルのレジスタの変化を監視し、HDL シミュレーション環境にソフトウェア・ソース・ビューアを追加することにより SoC 検証のデバッグ生産性を高めます。ソースレベル、アセンブリレベル両方の組込みソフトウェアに対応しています。ソフトウェアの変数、プロセッサのレジスタ、メモリ、スタックへの可視性が提供されており、これらはダイナミックに更新されます。ハードウェア波形ビューアのカーソルはソフトウェアのソース・ウィンドウと同期化されており、コードをステップ実行すると波形カーソルがそれに対応して進みます。同様に、波形カーソルをスライドさせると、ソースビューアは実行中の命令が含まれているソース行にスクロールします。ブレイクポイントのメカニズムもサポートされています。

既存のソフトウェア・デバッガは、HDL 論理シミュレーションでは当たり前の X ステートに対する包括的な表現に欠けています。Questa Codelink では、X ステートをレジスタおよびメモリ・ウィンドウに表示することができます。HDL 論理シミュレータ付属のメモリビューアは物理アドレスしか表示しません。ローカル CPU キャッシュをオンにした状態でシミュレーションを行うと、メモリ・トランザクションの一部が表示されない場合があります。一方、CPU キャッシュをオフにすると、シミュレーション全体が低速になります。Questa Codelink メモリビューアでは仮想アドレスを直接確認でき、キャッシュとメモリ管理ユニットの両方を直接サポートすることによりこれらの問題に対応しています。

インタラクティブなポスト・シミュレーション・デバッグ

エラー原因を特定するためにリグレッション・テストを再実行する必要がありません。シミュレーション実行中、Questa Codelink はプロセッサの汎用レジスタおよびメモリの変化を観測し、情報をリプレイ・ファイルに保存します。シミュレーション後、Questa Codelink は保存されたソフトウェア・リプレイ・ファイルを波形ファイルと共に読み込みます。この仕組みは高い対話性を備え、シミュレーション記録の任意のポイントへ即座に移動することが可能です。その結果、完全なハードウェア/ソフトウェア・デバッグの可視性を極めて短時間に実現します。

コードを逆方向にステップ実行

Questa Codelink には、ソフトウェア・コードの実行を元に戻す機能があるので、コードを逆方向にステップ実行することができます。ステップ実行を行うと同時に、ハードウェア波形ウィンドウ内のカーソルも命令の実行に追従します。

マルチコア・サポート

マルチコア設計に対して、Questa Codelink は複数のプロセッサを同時に監視し、サポートされているプロセッサであれば、任意の組み合わせを 1 回のシミュレーションでログ記録できます。Questa Codelink のグラフィカル・ユーザ・インタフェースは、設計に含まれる各コアに対して、ソース、メモリ、レジスタ、変数、コールスタック・ウィンドウを表示できます。ユーザはこれらのウィンドウを、タブ形式、タイル形式、垂直整列、水平整列で表示するよう選択できます。

標準ソフトウェア出力コンソールのサポート

ソフトウェアの `printf` 関数は標準 IO にメッセージを送り、UART、論理シミュレータまたはターミナル・ウィンドウにプリントし、シミュレーション・クロックサイクルを消費します。Questa Codelink の標準出力ウィンドウでは、ソフトウェアの `printf` メッセージを表示でき、消費されるクロックサイクルはほぼ 0 です。

サポートされるプロセッサ
ARM Cortex-A シリーズ: A5、A8、A9、A9 MP、A15
ARM Cortex-R シリーズ: R4、R4F、R5
ARM Cortex-M シリーズ: M0、M3、M4
クラシック・プロセッサ: ARM7、ARM9、ARM11
MIPS コア: MIPS: 4KE、4K、24K、24KE、74K
IBM コア: PPC405、440、464FP、PPC750
サポートされるプラットフォームおよび論理シミュレータ
Red Hat Enterprise Linux [®] 4 for 32-bit and 64-bit
Red Hat Enterprise Linux 5 for 32-bit and 64-bit
ModelSim [®] 、Questa
*Cadence Incisive Enterprise Simulator (プロセッサ・ステートのログのみ)
*Synopsys VCS (プロセッサ・ステートのログのみ)
*インタラクティブなポスト・シミュレーション・デバッグには ModelSim/Questa ビューア・ライセンスが必要です。
サポートされるサードパーティ・ツール
ハードウェア・デバッガ: SpringSoft Verdi Automated System
ソフトウェア・デバッガ: RealView Development Suite に含まれる ARM Workbench IDE

詳しい製品情報は、www.mentorg.co.jp/fv をご覧ください。

Copyright © 2011 Mentor Graphics Corporation. All rights reserved. Mentor Graphics は Mentor Graphics Corporation の登録商標です。登録商標 Linux は、全世界における商標保持者 Linus Torvalds 氏から排他的ライセンスを受けている LMI (Linux Mark Institute) からの許諾により使用しています。その他記載されている製品名および会社名は各社の商標または登録商標です。製品の仕様は予告なく変更されることがありますのでご了承ください。

メンター・グラフィックス・ジャパン株式会社 

本社 〒140-0001 東京都品川区北品川 4 丁目 7 番 35 号 御殿山ガーデン
電話 (03) 5488-3030 (営業代表)

大阪支店 〒532-0004 大阪府大阪市淀川区西宮原 2 丁目 1 番 3 号 SORA 新大阪 21
電話 (06) 6399-9521

名古屋支店 〒460-0008 愛知県名古屋市中区栄 4 丁目 2 番 29 号 名古屋広小路プレイス
電話 (052) 249-2101

URL <http://www.mentorg.co.jp>